

Warsztaty Cadence Virtuoso

Materiały pomocnicze do zajęć
SKN CHIP
Gdańsk, maj 2023

Plan warsztatów

- Pierwsze logowanie, uruchomienie oraz ogólne informacje o Cadence Virtuoso.
- Wstępne informacje dotyczące projektowania układów elektronicznych w wersjach dyskretnych i scalonych.
- Proces technologiczny CMOS, bardzo wstępne informacje wystarczające do rozpoczęcia projektowania.
- Symulacja elektryczna – przypomnienie głównych właściwości.
- Wstępne informacje o topografii układów scalonych.
- Ekstrakcja topografii i symulacje po ekstrakcji.

Plan warsztatów c.d.

- Co to jest PDK?
- Różne style projektowania IC.
- Wykonanie pierwszej symulacji elektrycznej.
- Wykonanie symulacji podstawowego prostego układu cyfrowego (bramka) z użyciem TestBench
- Wykonanie projektu topografii bramki.
- Wykonanie ekstrakcji i symulacji po ekstrakcji.

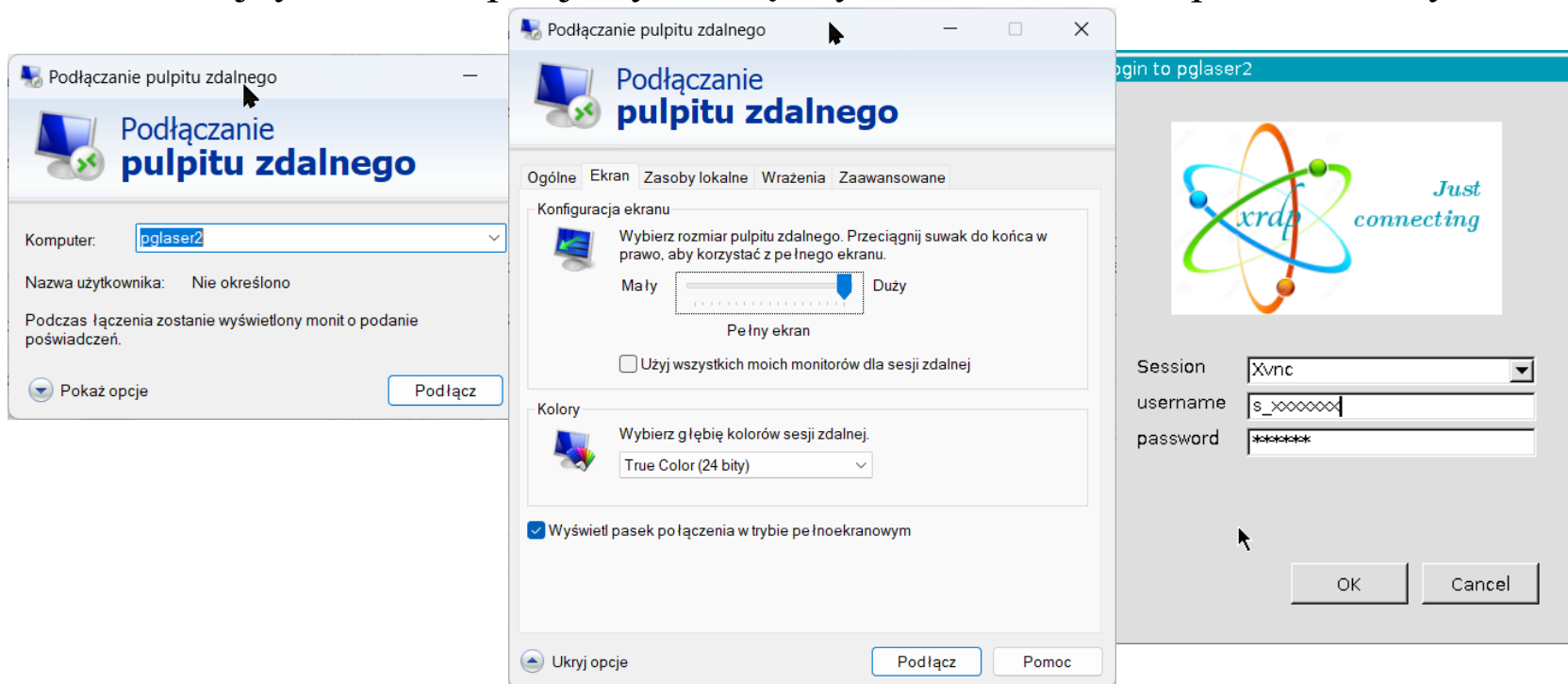
Wymagane zasoby

(wszystko jest dostępne w KSMI)

- Środowisko CAD Cadence Virtuoso
- Konto w systemie komputerowym KSMI wraz z odpowiednimi uprawnieniami
- Dostęp do komputerów w sieci katedry
- Opcjonalnie konto na komputerze „staff” do zdalnego połączenia spoza KSMI

Pierwsze logowanie i uruchomienie Cadence Virtuoso wraz z GPDK 45nm

- Uruchamiamy dowolny komputer znajdujący się w sieci KSMI a następnie uruchamiamy **Podłączenie pulpitu zdalnego**. W polu **Komputer** wpisujemy **pglaser2**, wybieramy **Pokaż opcje** i w zakładce **Ekran** należy wybrać grafikę 24 bitową oraz wielkość okna terminala taką jaką chcemy używać.
- Klikamy **Podłącz**.
- W kolejnym oknie wpisujemy nazwę użytkownika i hasło i potwierdzamy **OK**.



Pierwsze logowanie i uruchomienie c.d.

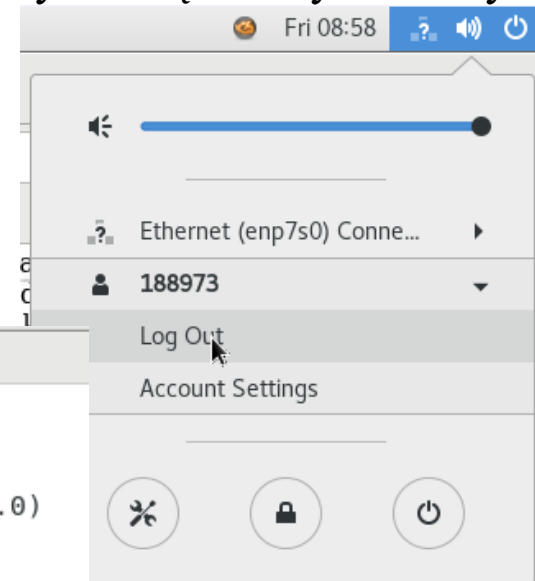
- Powinien pojawić się pulpit zdalny komputera pglaser2, jesteśmy zalogowani lecz przed pierwszym/kolejnym uruchomieniem należy skonfigurować środowisko oraz PDK wybranej technologii.
- Pierwsze zalogowanie może wymagać także przejścia przez ustawienia wstępne, wówczas należy wybrać język angielski oraz polską klawiaturę (wartości domyślne) i wszystkie ewentualne poradniki pozamykać.
- Kończenie sesji należy **KONIECZNIE** wykonać poprzez przycisk zasilania/wybranie numeru indeksu oraz polecenie **Log Out**. Jeśli tego nie wykonamy sesja jest tylko zawieszona i ponowne uruchomienie połączenia zdalnego może powołać nową sesję a takie nawarstwienie nowych sesji blokuje pracę. Gdyby tak się zdarzyło należy zabić wszystkie własne sesje poleceniem:

`kill -SIGKILL -u nazwa_użytkownika`

- Wcześniej można sprawdzić kto ma otwarte sesje poleceniem:

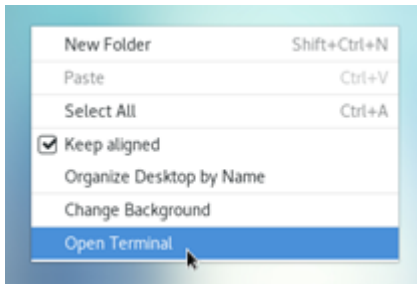
`who`

```
File Edit View Search Terminal Help
[s_kslowinski@pglaser2 ~]$ who
bpa_ldap pts/1      2023-05-17 15:48 (:10.0)
bpa_ldap pts/2      2023-05-17 16:31 (:10.0)
s_kslowinski pts/3    2023-05-19 08:47 (:13.0)
[s_kslowinski@pglaser2 ~]$
```



Pierwsze logowanie i uruchomienie c.d.

- Polecenia wydawane są w terminalu, który uruchamia się poprzez **PKM** na pulpicie.



```

bpa_ldap@pglaser2:~/designs
File Edit View Search Terminal Help
-rw-----. 1 bpa_ldap staff 26 Jan 5 17:49 .sh_history
drwxr-xr-x. 4 bpa_ldap staff 31 Mar 28 15:42 simulation
drwx----- 2 bpa_ldap staff 25 Jan 21 18:43 .ssh
-rw-r--r--. 1 bpa_ldap staff 54 Mar 2 10:43 .tcshrc
drwxr-xr-x. 2 bpa_ldap staff 6 Feb 10 09:36 Templates
drwx----- 1 bpa_ldap staff 0 May 17 13:03 thinclient_drives
drwxr-xr-x. 2 bpa_ldap staff 6 Feb 10 09:36 Videos
drwx----- 2 bpa_ldap staff 90 Mar 22 15:31 .vnc
-rw----- 1 bpa_ldap staff 108 May 17 13:03 .Xauthority
-rw-r--r--. 1 bpa_ldap staff 3794 Apr 5 15:11 .xfabcadrc
-rw----- 1 bpa_ldap staff 0 May 17 13:03 .xsession-errors
[bpa_ldap@pglaser2 ~]$ cd
[bpa_ldap@pglaser2 ~]$ cd designs
[bpa_ldap@pglaser2 ~/designs]$ ls-la
ls-la: Command not found.
[bpa_ldap@pglaser2 ~/designs]$ ls -la
total 4
drwxr-xr-x. 6 bpa_ldap staff 63 Apr 5 15:09 .
drwx----- 32 bpa_ldap staff 4096 May 17 13:03 ..
drwxr-xr-x. 4 bpa_ldap staff 118 Mar 29 13:08 advgpdk
drwxr-xr-x. 4 bpa_ldap staff 75 Mar 29 13:00 gpdk045
drwxr-xr-x. 3 bpa_ldap staff 59 Mar 24 14:26 gpdk090
drwxr-xr-x. 3 bpa_ldap staff 17 Apr 5 15:09 xfab
[bpa_ldap@pglaser2 ~/designs]$

```

- Koniecznie, przy pierwszym logowaniu należy zmienić hasło domyslne, polecenie do zmiany hasła:

passwd

i to nowe hasło koniecznie zapamiętać!

Pierwsze logowanie i uruchomienie c.d.

- Zasadniczo pliki projektu powinny być umieszczane w jego katalogu roboczym, aby to zrobić można skorzystać z następujących poleceń wydawanych w terminalu:

cd nazwa_katalogu – przejście do danego katalogu, bez nazwy przejście do domowego

katalog domowy w sieci KSMI tworzony jest wg wzoru: ***/home2/s_xyyy*** gdzie:

x – pierwsza litera imienia, ***yyy*** – nazwisko, pisane małymi literami bez polskich znaków diakrytycznych

pwd – odczyt położenia bieżącego katalogu

mkdir nazwa_katalogu – utworzenie nowego katalogu

Ls – wylistowanie zawartości bieżącego katalogu

- Polecenia są czułe na wielkość liter i mają szereg dodatkowych parametrów. Podanie dodatkowego parametru ***--help*** (np. ***Ls --help***) wypisuje pomoc do danego polecenia.
- Nazwy katalogów i plików można podawać zarówno bezwzględnie (od korzenia czyli od znaku /) lub względnie (w stosunku do katalogu bieżącego). Pojedyncza kropka oznacza katalog bieżący a podwójna katalog nadrzędny.

Kilka często używanych poleceń linux

Uruchomienie w tle przeglądarki internetowej Mozilla Firefox wraz z jednoczesnym wczytaniem wszystkich plików typu pdf z katalogu bieżącego:

```
firefox *.pdf &
```

Spakowanie całego katalogu o nazwie **podkatalog** do jednego pliku o nazwie **podkatalog.tar.gz** (poleceniem tar) i jego skompresowanie poleceniem gzip:

```
tar -zcvf podkatalog.tar.gz podkatalog
```

Rozpakowanie spakowanego i skompresowanego archiwum o nazwie **podkatalog.tar.gz** do bieżącego katalogu:

```
tar -zxvf podkatalog.tar.gz
```

 lub do dowolnego innego katalogu:

```
tar -zxvf podkatalog.tar.gz -C /home2/s_test/katalog_docelowy/
```

Zdalne kopiowanie plików pomiędzy komputerami z systemem Linux pracującymi w sieci możliwe jest poprzez polecenie **scp**. W poniższym przykładzie użytkownik **s_test** (musi on posiadać konta na obu komputerach **fpgalab101** i **pglaser2**) wykonuje kopię katalogu **folder_zrodlowy** wraz ze wszystkimi plikami i podkatalogami z komputera **fpgalab101** na komputer **pglaser2** do katalogu **folder_docelowy**. Zarówno **folder_zrodlowy** jak i **folder_docelowy** umieszczone są w katalogach domowych a użytkownik **s_test** jest obecnie zalogowany do komputera **fpgalab101**:

```
scp -r folder_zrodlowy s_test@pglaser2:/home2/s_test/folder_docelowy
```

Sprawdzenie wykorzystania systemu dyskowego:

```
df -h
```

Sprawdzenie zajętości bieżącego katalogu (wraz z podkatalogami):

```
du -sh .
```

Sprawdzenie zajętości z wyszczególnieniem zajętości dla poszczególnych podkatalogów:

```
du -h .
```

Więcej przykładów można znaleźć w zasobach Internetu, np. tu:

<http://www.ue.eti.pg.gda.pl/~bpa/linux/polecenia.pdf>

Wykonanie kopii projektu i jej odtworzenie na innym komputerze

Wykonanie kopii projektu Cadence Virtuoso możliwe jest przez skopiowanie całego katalogu w którym ten projekt jest umieszczony. Kopiowane są wówczas zarówno zaprojektowane komórki jak i konfiguracja środowiska. Można również skopiować podkatalog zawierający zaprojektowaną bibliotekę, wówczas możliwe jest jej przenoszenie wyłącznie do projektów o takich samych ustawieniach technologicznych. Kopia całego katalogu projektu, zakładamy że jesteśmy w katalogu głównym tego projektu:

```
tar -zcvf projekt.tar.gz *
```

Wykonanie wyłącznie kopii biblioteki o nazwie **LIB** :

```
tar -zcvf LIB.tar.gz LIB
```

Wykonanie kopii pomiędzy komputerami (założono zalogowanie do komputera źródłowego *fpgalab101*, można to zrobić zdalnie z dowolnego komputera poleceniem:

`ssh -X s_xyyy@fpgalab101`), kopiujemy plik **projekt.tar.gz** z komputera *fpgalab101* na komputer *pglaser2*, zakładana nazwa użytkownika *s_xyyy*:

```
scp projekt.tar.gz s_xyyy@pglaser2:/home2/s_xyyy/
```

Logujemy się do komputera docelowego *pglaser2* a następnie tworzymy katalog kopii projektu i rozpakowujemy pliki:

```
mkdir /home2/s_xyyy/designs/gpdk045/p_kopia
```

```
tar -zxvf projekt.tar.gz -C /home2/s_xyy/designs/gpdk045/p_kopia/
```

Pozostało tylko sprawdzenie czy skopiowany projekt da się uruchomić. Konfigurujemy środowisko Cadence Virtuoso:

```
source /eda/cadence/2022-23/analog.csh
```

 wchodzimy do katalogu projektu:

`cd /home2/s_xyy/designs/gpdk045/p_kopia/` oraz jeśli w komputerze docelowym położenie katalogów nie jest identyczne jak w źródłowym musimy wyedytować plik *cds.lib* i wykonać korekt ścieżek:

```
gedit cds.lib
```

 oraz po zapisaniu pliku uruchamiamy Cadence Virtuoso:

```
virtuoso &
```

Pierwsze logowanie i uruchomienie c.d.

- Konfiguracja środowiska Cadence Virtuoso po każdym nowym uruchomieniu terminala:

[source /eda/cadence/2022-23/anaLog.csh](#)

- Jednokrotna konfiguracja danego PDK w katalogu roboczym:

Należy postępować zgodnie z instrukcją dla GPDK045 na stronie:

<http://www.ue.eti.pg.gda.pl/~bpa/cadence/gpdk.html>

- Po skonfigurowaniu środowiska i PDK można uruchomić oprogramowanie poleceniem:

[virtuoso &](#)

- Powinno pojawić się 1 (tzw. Okno CIW) lub 2 okna (CIW i Library Manager).
- Możliwe jest również logowanie zdalne, wymagane jest wówczas dodatkowe konto na komputerze *staff*. Instrukcja połączenia jest dostępna tu: *http://www.ue.eti.pg.gda.pl/~bpa/ogolne/zdalne_polaczenie*, należy wybrać połączenie wg scenariusza D) z podaniem jako docelowego adresu IP komputera pglaser2 (pozostałe scenariusze zostają stopniowo wycofywane)

pglaser2 - Podłączenie pulpitu zdalnego

Applications Places Virtuoso® 6.1.8-64b - Log: /home2/bpa_ldap/CDS.log.1

Wed 15:23



Home



Trash



thinclient_drives

bpa_ldap@pglaser2:sknchip_1

File Edit View Search Terminal Help

```
drwxr-xr-x. 3 bpa_ldap staff 22 May 17 15:09 .
drwxr-xr-x. 6 bpa_ldap staff 63 Apr  5 15:09 ..
drwxr-xr-x. 3 bpa_ldap staff 18 Mar 24 14:22 .cadence
[bpa_ldap@pglaser2 gpdk090]$ pwd
/home2/bpa_ldap/designs/gpdk090
[bpa_ldap@pglaser2 gpdk090]$ rm -rf .cadence/
[bpa_ldap@pglaser2 gpdk090]$ ls -la
total 0
drwxr-xr-x. 2 bpa_ldap staff  6 May 17 15:10 .
drwxr-xr-x. 6 bpa_ldap staff 63 Apr  5 15:09 ..
[bpa_ldap@pglaser2 gpdk090]$ mkdir sknchip_1
[bpa_ldap@pglaser2 gpdk090]$ cd sknchip_1/
[bpa_ldap@pglaser2 sknchip_1]$ source /eda/cadence/2022-23/analog.csh
[bpa_ldap@pglaser2 sknchip_1]$ gedit cds.lib
[bpa_ldap@pglaser2 sknchip_1]$ ls -la
total 4
drwxr-xr-x. 2 bpa_ldap staff 21 May 17 15:21 .
drwxr-xr-x. 3 bpa_ldap staff 23 May 17 15:10 ..
-rw-r--r--. 1 bpa_ldap staff 50 May 17 15:21 cds.lib
[bpa_ldap@pglaser2 sknchip_1]$ virtuoso &
[1] 11467
```

Virtuoso® 6.1.8-64b - Log: /home2/bpa_ldap/CDS.log.1

cadence

File Tools Options Help

```
Loading lp.cxt
Virtuoso Framework License (111) was checked out successfully. Total checkout time was 0.02s.
Performance Diagnostic tool is installed. You can access PerfDiag from CIW Tools or use the shell command
'cdsPerfDiag -p 11467' to open it when Virtuoso freezes.
```

mouse L:

M:

R:

1 >

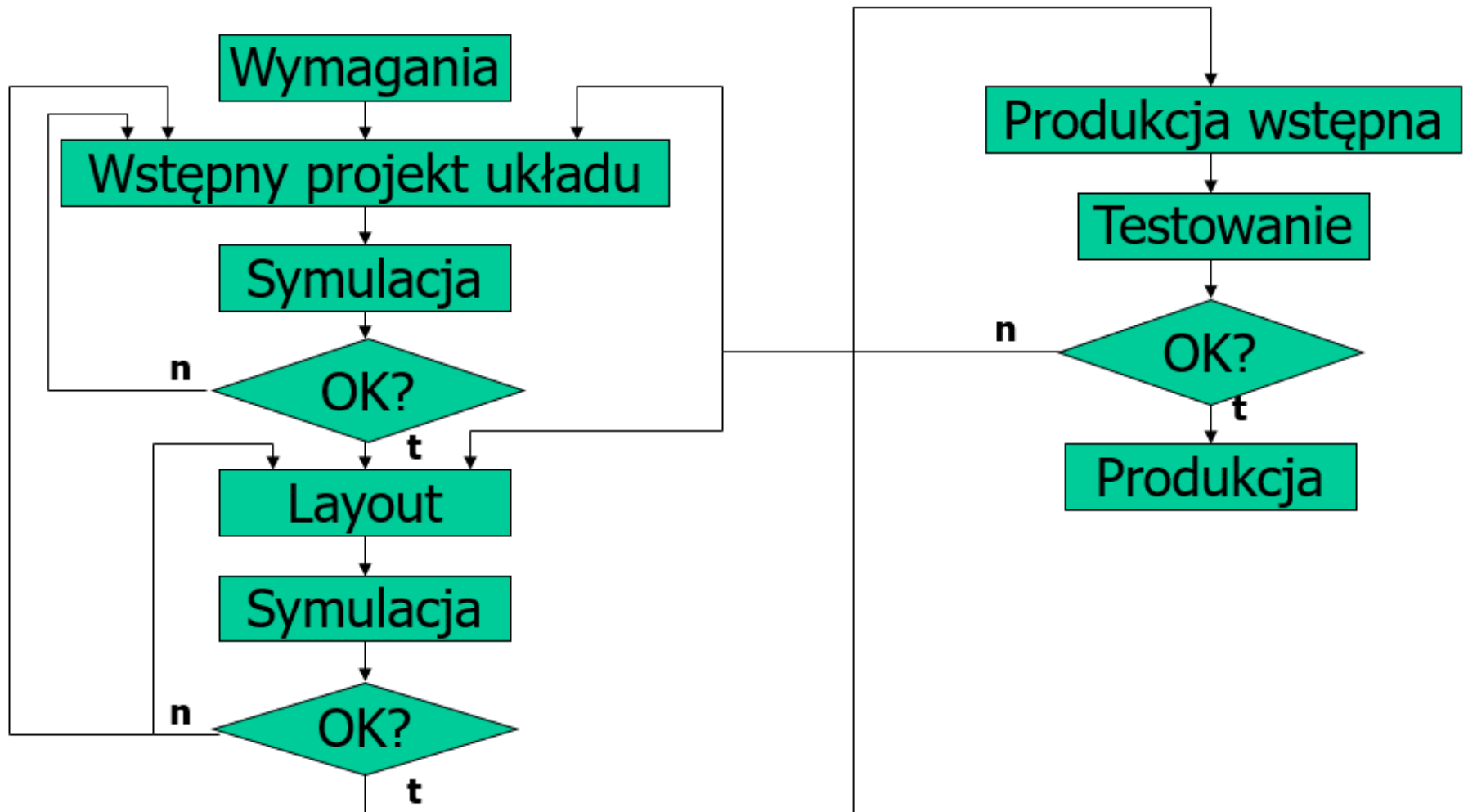
WARNING* file /home2/bpa_ldap/CDS.log File is al ss.

CENTOS

bpa_ldap@pglaser2:sknchip_1

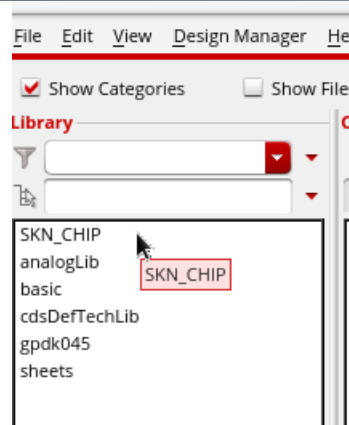
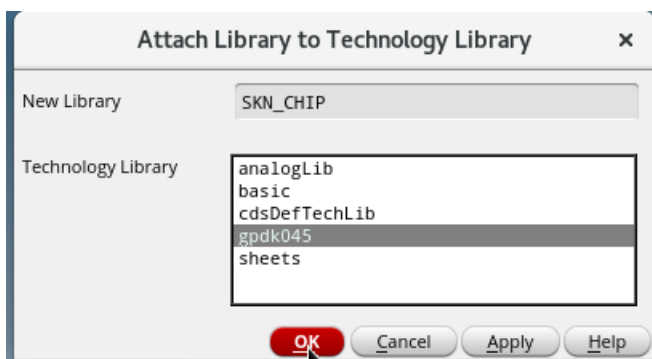
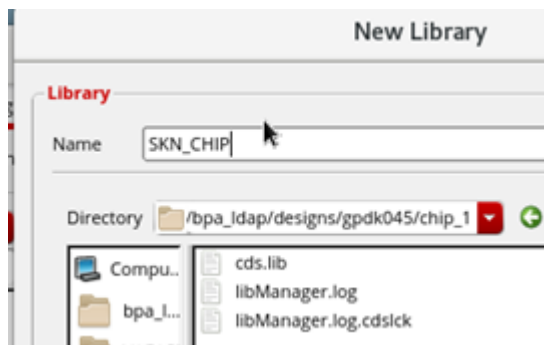
Virtuoso® 6.1.8-64b - Log: /home2...

Uproszczony proces projektowania układu scalonego



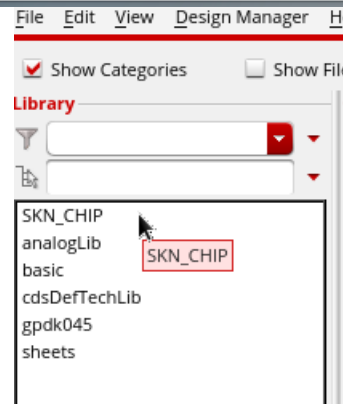
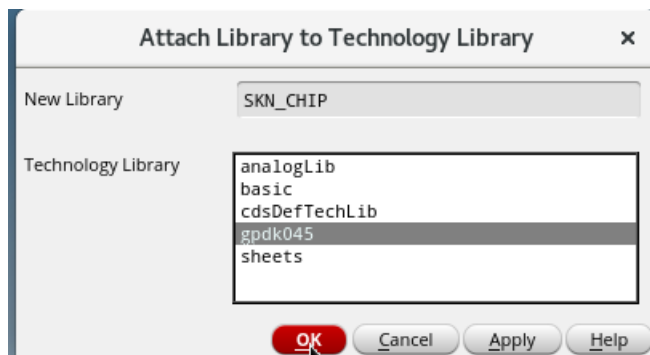
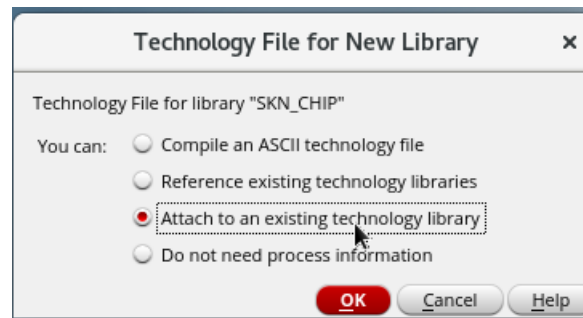
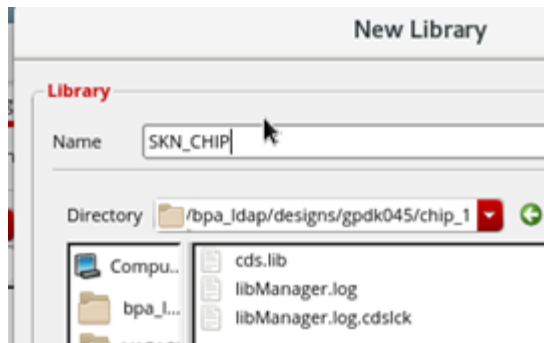
Pierwsze symulacje elektryczne

- Jeśli nie uruchomił się automatycznie uruchamiamy Library Manager, menu: **Tools->Library manager**.
- Tworzymy nową bibliotekę, menu: **File->New->Library**, podajemy własną nazwę np. **SKN_CHIP**, wybieramy **Attach to an existing technology library** oraz **gpdk045**.
- Nowo utworzona biblioteka powinna być widoczna w zakładce **Library**.



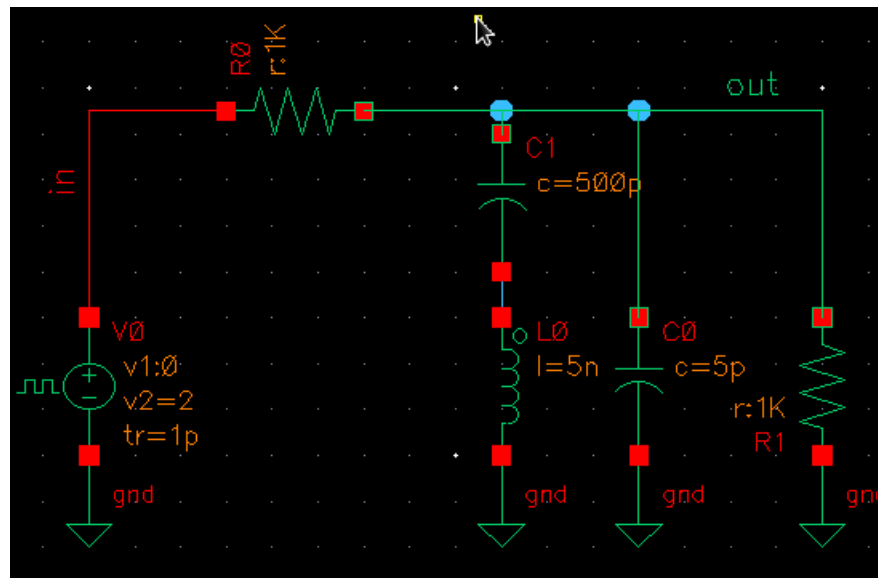
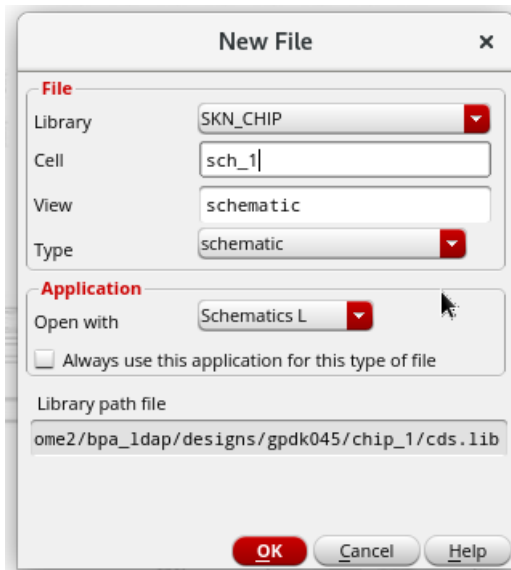
Pierwsze symulacje elektryczne c.d.

- Projekty są zorganizowane w postaci bibliotek. W bibliotekach umieszczone są komórki, które mają swoje „widoki”. Komórka może mieć kilka widoków (schemat, symbol, topografia, opis behawioralny i inne).
- Tworzymy nową bibliotekę, z poziomu Library Manager, menu: *File->New->Library*, podajemy własną nazwę np. *SKN_CHIP*, wybieramy *Attach to an existing technology library* oraz *gpdk045*.
- Nowo utworzona biblioteka powinna być widoczna w zakładce *Library*.



Pierwsze symulacje elektryczne c.d.

- Tworzymy nowy schemat w bibliotece **SKN_CHIP** przy użyciu **Library Manager**.
- Menu: **File->New->Cell View**, wypełniamy jak na rysunku i klikamy **OK**.
- Otworzy się pusty edytor schematów. Następnie wprowadzamy schemat jak na rysunku.



Pierwsze symulacje elektryczne c.d.

DC voltage	500.0m V	off
AC magnitude	1 V	off
AC phase		off
XF magnitude		off
PAC magnitude		off
PAC phase		off
Voltage 1	0 V	off
Voltage 2	2 V	off
Period	1n s	off
ay time	500.0p s	off
2 time	1p s	off
time	1p s	off
se width	500.0p s	off

ADE L (1) - SKN_CHIP sch_1 schematic

Launch Session Setup Analyses Variables Outputs Simulation Results Tools Help

Design Variables

Name	Value

Analyses

Type	Enable	Arguments
1 ac	<input checked="" type="checkbox"/>	10M 100G 100 Logarithmic Points Per Decade Start-St..
2 tran	<input checked="" type="checkbox"/>	0 50n conservative
3 dc	<input checked="" type="checkbox"/>	t 0 2 1.001K Linear Number of Steps Start-Stop /V0

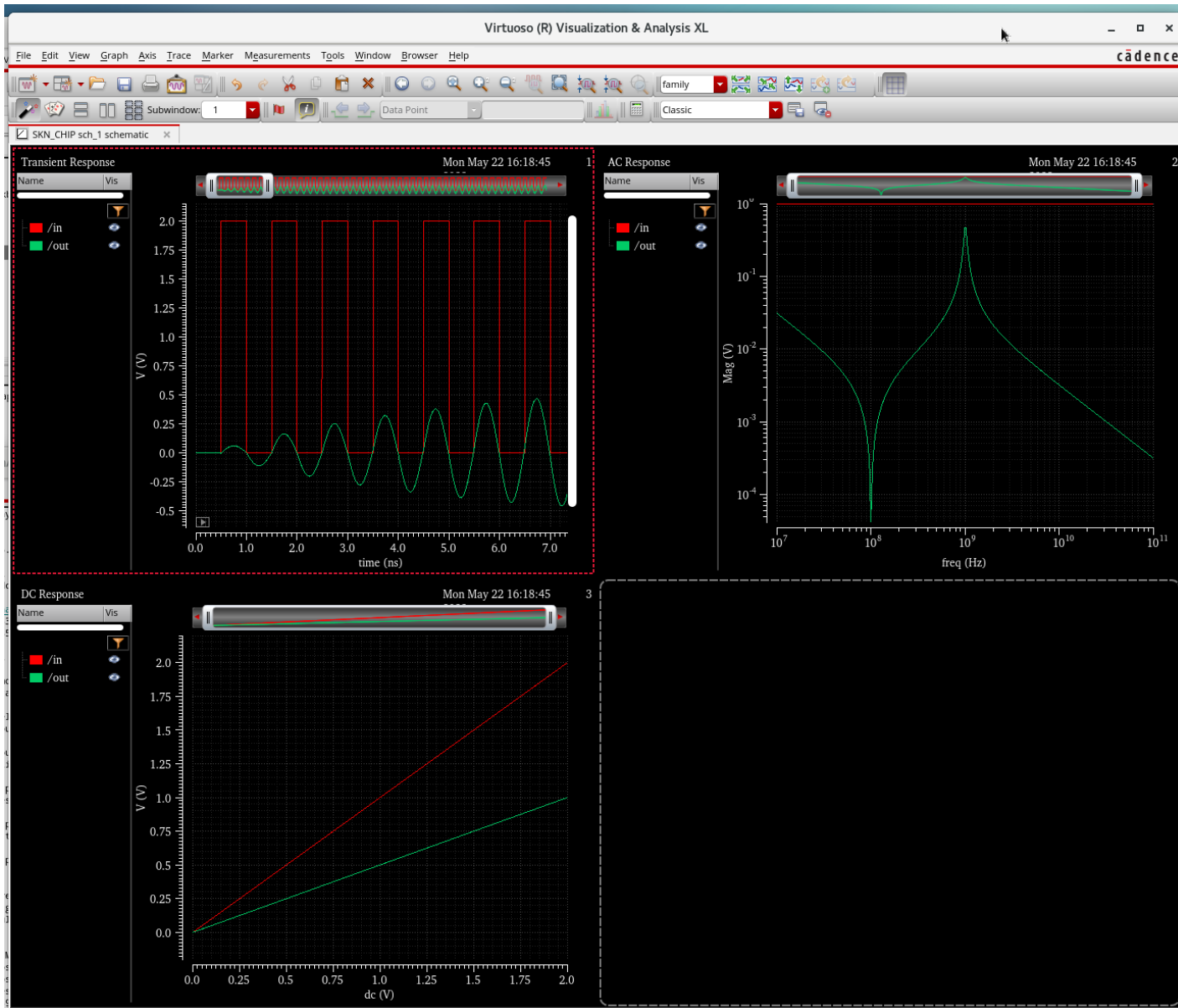
Outputs

Name/Signal/Expr	Value	Plot	Save	Save Options
1 in		<input checked="" type="checkbox"/>	<input type="checkbox"/>	allv
2 out		<input checked="" type="checkbox"/>	<input type="checkbox"/>	allv

Plot after simulation: Auto Plotting mode: Replace

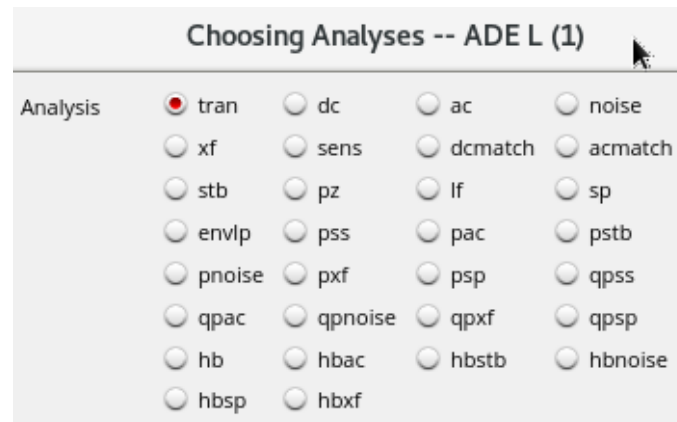
5(8) Stop Status: Ready T=27 C Simulator: spectre_aps

Pierwsze symulacje elektryczne c.d.



Rodzaje symulacji elektrycznych

- Każdy symulator elektryczny ma zestaw dostępnych typów symulacji, które jest w stanie wykonać.



- Podstawowe rodzaje analiz to: **dc** (stałoprądowa), **ac** (małosygnałowa częstotliwościowa) oraz **tran** (czasowa).
- Wszystkie pozostałe analizy są albo rozszerzeniem albo dalszą interpretacją wyżej wymienionych.

Analiza stałoprądowa DC

Analiza **DC** wykonuje sparametryzowane obliczenie punktu pracy układu. Elementy inercyjne są pomijane (C -> rozwacie, L-> zwarcie), elementy nieliniowe zachowują nieliniowy charakter. Argumentem tej analizy jest zmieniany parametr (jest on umieszczony na osi X) a wynikiem rozptyw stałych prądów w układzie oraz wartości stałych napięć w węzłach.

Opcjonalna analiza **OP** wykonuje pojedyncze obliczenie punktu pracy (punkt pracy jak dla analizy AC).

Analiza **DC** występuje w kilku formach przemiatania parametrów analizy. Analiza może być zagnieżdżona tzn. zmiana parametru pierwszego jest wykonywana w pętli wewnętrznej i następuje częściej niż parametru drugiego.

Analiza małosygnałowa częstotliwościowa AC

Właściwości analizy:

- jest to analiza liniowa,
- najpierw obliczany jest punkt pracy,
- następnie linearyzowane są wszystkie elementy nieliniowe (zastępowane modelami małosygnałowymi),
- następnie obliczana jest charakterystyka częstotliwościowa,
- wejściami do układu są wszystkie niezależne źródła napięciowe i prądowe z niezerową specyfikacją AC,
- wszystkie obliczone wielkości są liczbami zespolonymi.

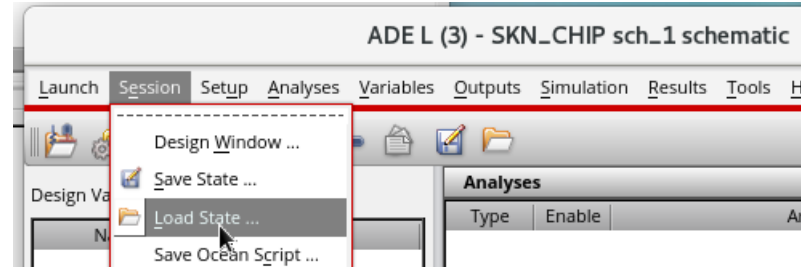
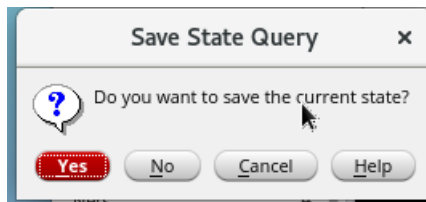
Analiza czasowa TRAN

Właściwości analizy TRAN:

- oblicza zachowanie się układu w czasie, argumentem dla analizy jest czas,
- na osi X wyników jest czas
- analiza zawsze rozpoczyna się w czasie równym 0,
- analiza kończy się w czasie **Stop time**,
- przed rozpoczęciem analizy obliczany jest punkt pracy, który może być inny niż dla AC bo mogą być inne wartości specyfikacji pobudzeń.

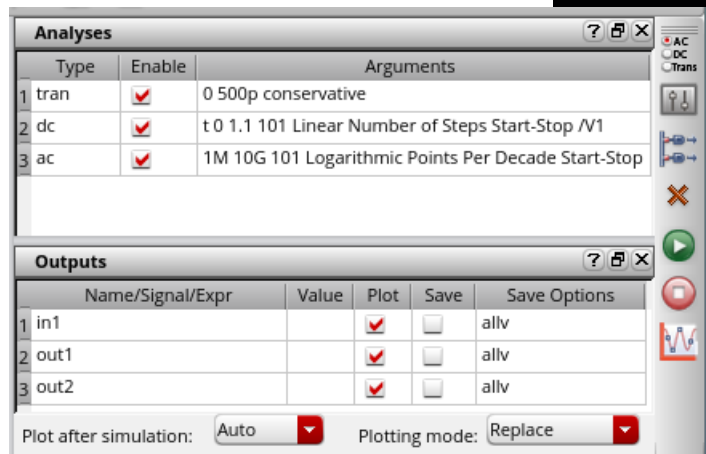
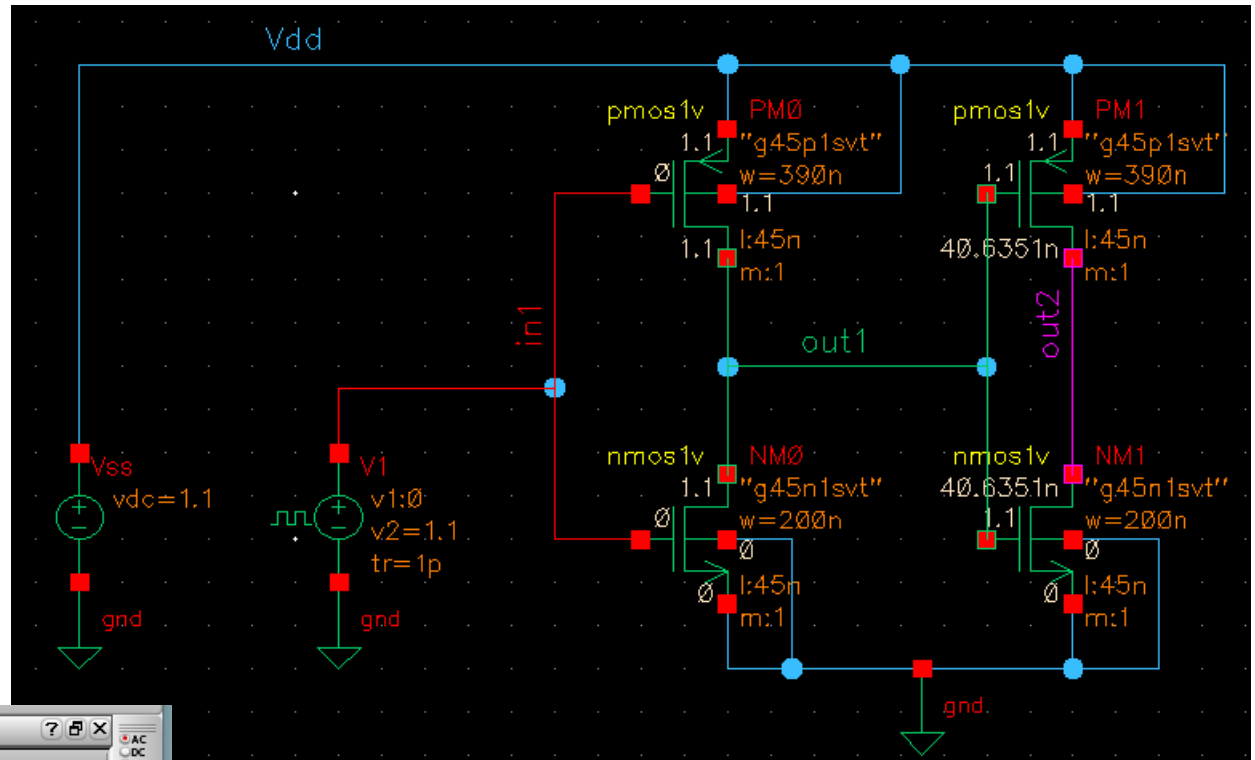
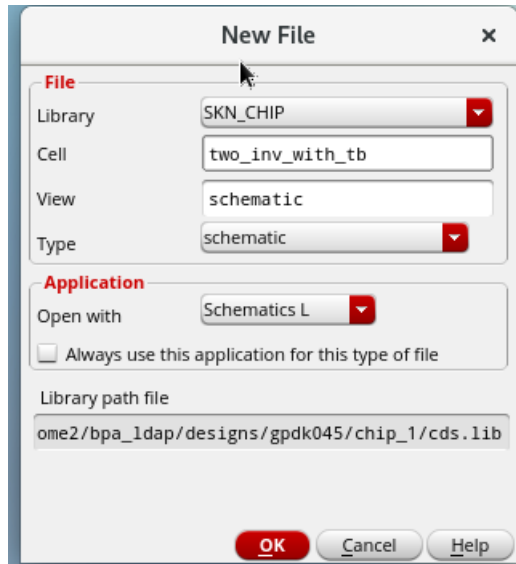
Druga symulacja – 2 x inwerter CMOS

- Zamykamy wykres z wynikami, schemat oraz ADE L, przy pytaniu o zapis stanu odpowiadamy **Yes** i zapisujemy z domyślnymi opcjami. Zapis stanu symulacji umożliwi późniejszy szybki powrót do ostatniej symulacji poprzez odczyt stanu.

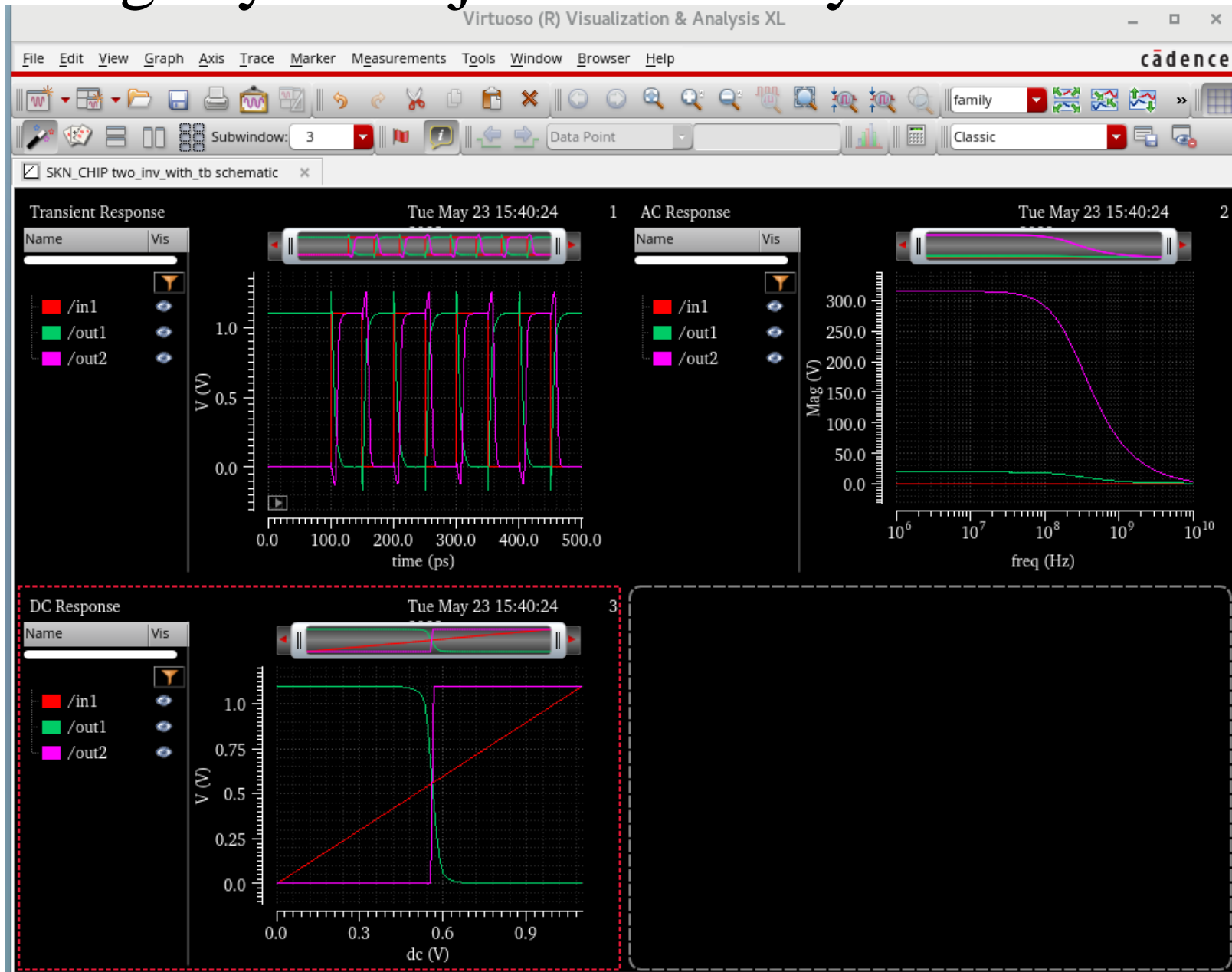


- Jeśli nie jest uruchomiony wówczas uruchamiamy Library Manager, menu: **Tools->Library manager**.
- Tworzymy nowy schemat w bibliotece **SKN_CHIP** przy użyciu **Library Manager**.
- Menu: **File->New->Cell View**, wypełniamy jak na rysunku i klikamy **OK**.
- Otworzy się pusty edytor schematów. Następnie wprowadzamy schemat jak na rysunku.
- Tranzystory MOS pobieramy z biblioteki gpdk045. Używamy tranzystorów: **nmos1v** oraz **pmos1v**. Wymiary tranzystorów dla nmos: 200n/45n dla pmos 390n/45n. Zasilanie 1.1V, przebieg wejściowy prostokąt 10GHz.

Druga symulacja – inwertery CMOS c.d.

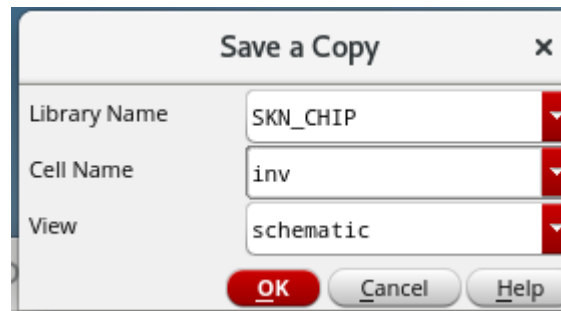


Druga symulacja – inwertery CMOS c.d.



Trzecia symulacja – 2 x inwerter CMOS z użyciem testbench'a

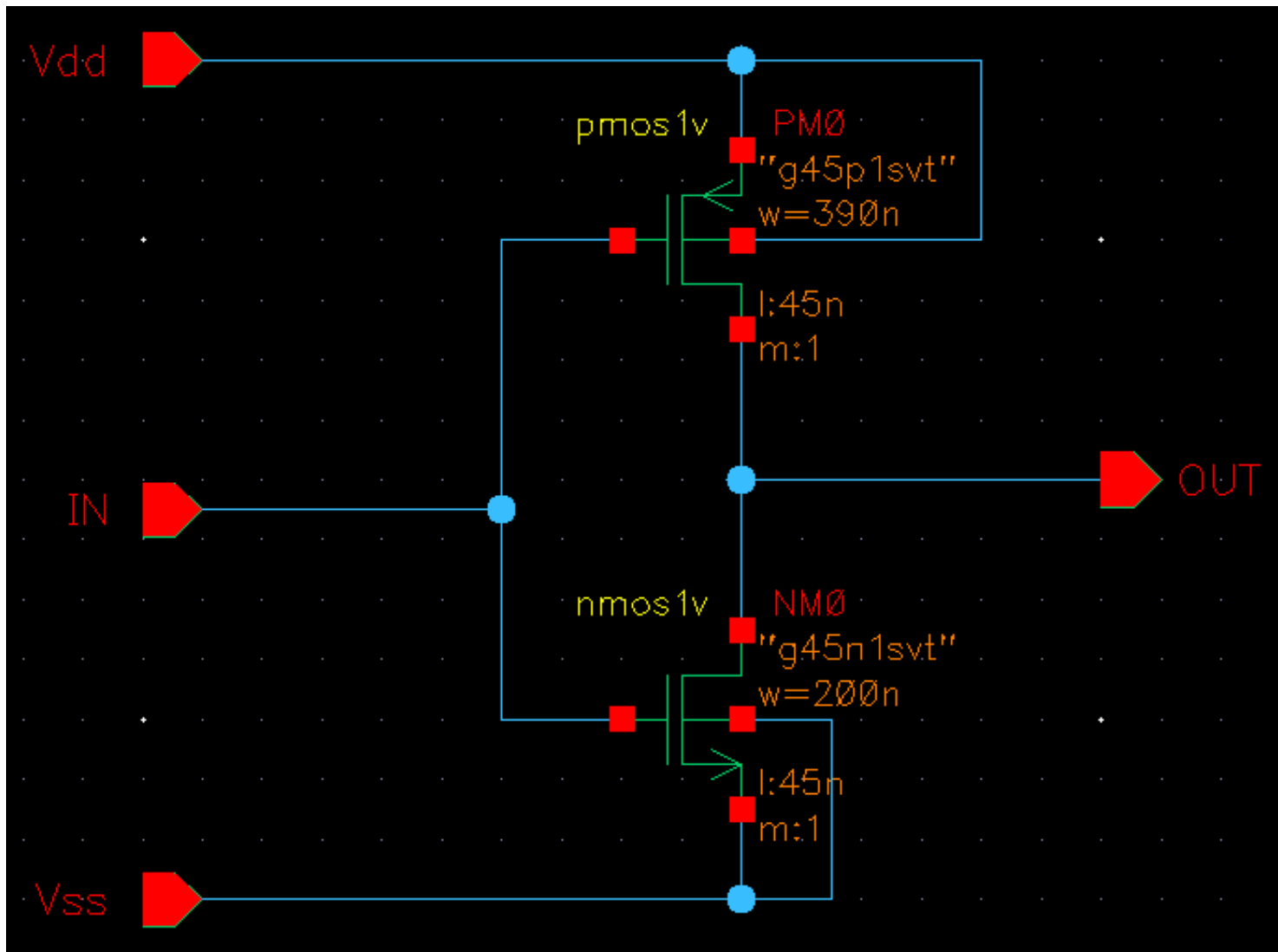
- Zamykamy wykres z wynikami oraz ADE L nie zamykamy schematu, przy pytaniu o zapis stanu jak poprzednio odpowiadamy *Yes* i zapisujemy z domyślnymi opcjami.
- W oknie schematu wybieramy menu: *File->Save a Copy*. I wypełniamy okno dialogowe jak poniżej.



- Poprzez *Library Manager* otwieramy komórkę *inv* i modyfikujemy do postaci jak na kolejnym rysunku.
- Menu: *File->New->Cell View*, wypełniamy jak na rysunku i klikamy *OK*.
- Otworzy się pusty edytor schematów. Następnie wprowadzamy schemat jak na rysunku.

Trzecia symulacja – 2 x inwerter CMOS


z użyciem testbench'a c.d.

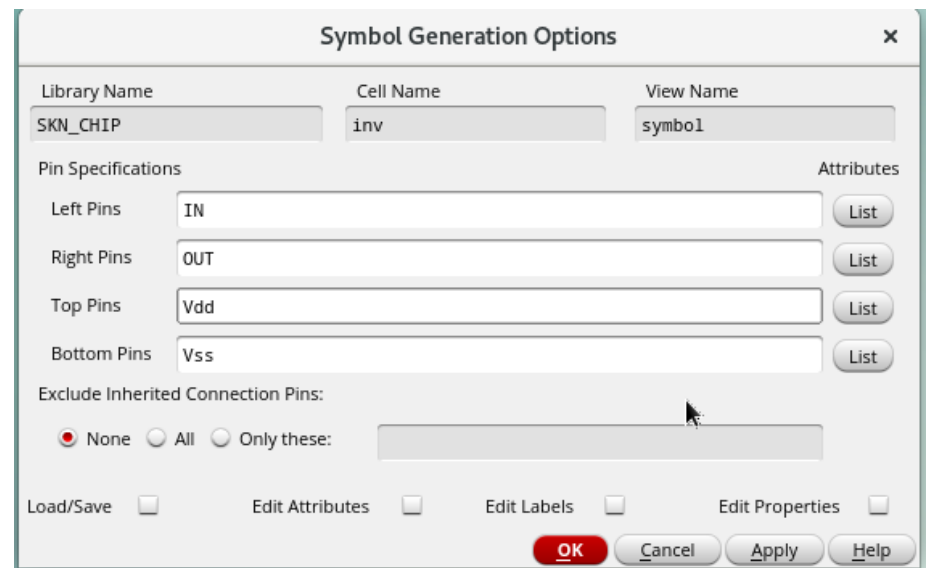
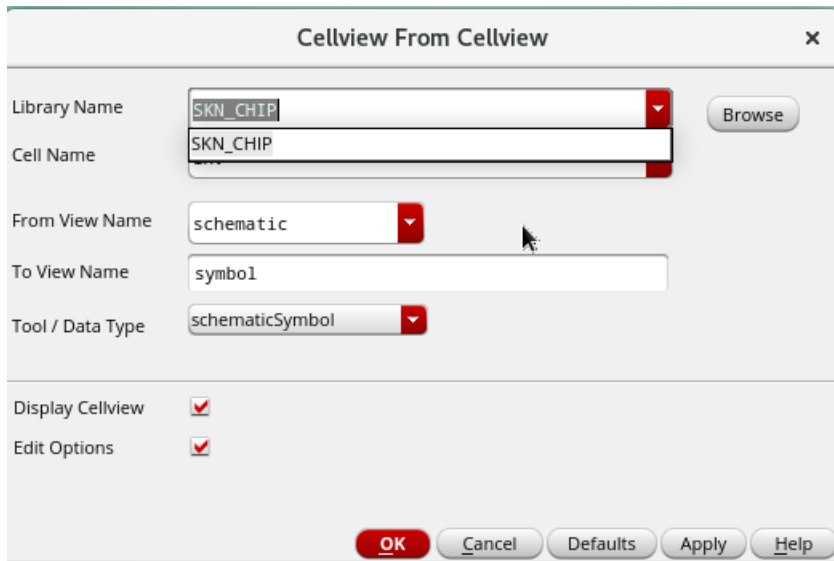


Trzecia symulacja – 2 x inwerter CMOS z CHIP

Studenckie Koło Naukowe Politechniki Gdańskiej


użyciem testbench'a c.d.

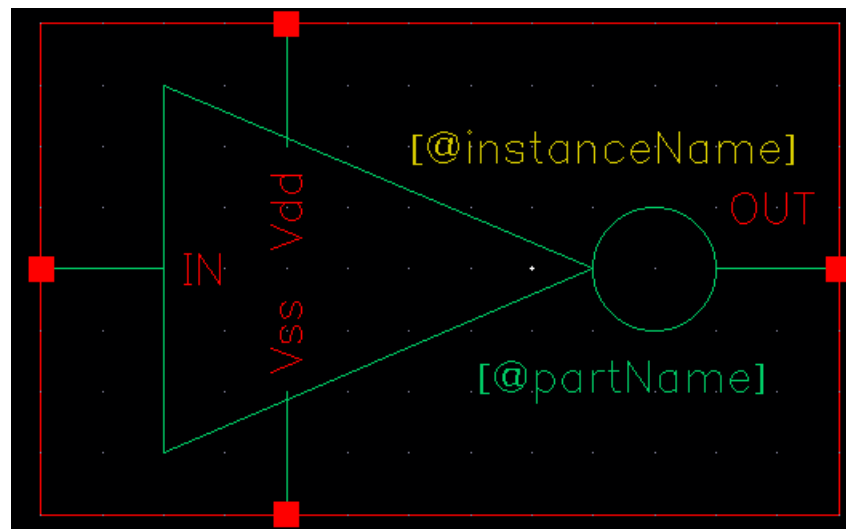
- Po zapisaniu schematu (przycisk **Check and Save** ) wybieramy menu: **Create->CellView->From Cellview**. Pojawią się 2 kolejne okna, wypełniamy je jak na rysunkach poniżej i klikamy **OK**.



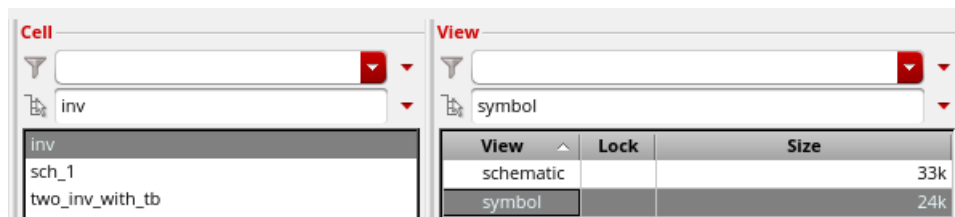
- Na tym etapie powinno pojawić się okno wygenerowanego automatycznie symbolu inwertera o kształcie prostokąta. Kolejną czynnością jest zmiana kształtu graficznego na typowy dla tego rodzaju układu. Na kolejnym rysunku przedstawiono spodziewany kształt symbolu.
- Czerwony okalający prostokąt najpierw należy usunąć a na koniec go ponownie utworzyć poprzez menu: **Create->Selection Box->Automatic**. 28

Trzecia symulacja – 2 x inwerter CMOS z użyciem testbench'a c.d.

- Finalizujemy po zapisaniu symbolu (przycisk **Check and Save** ).

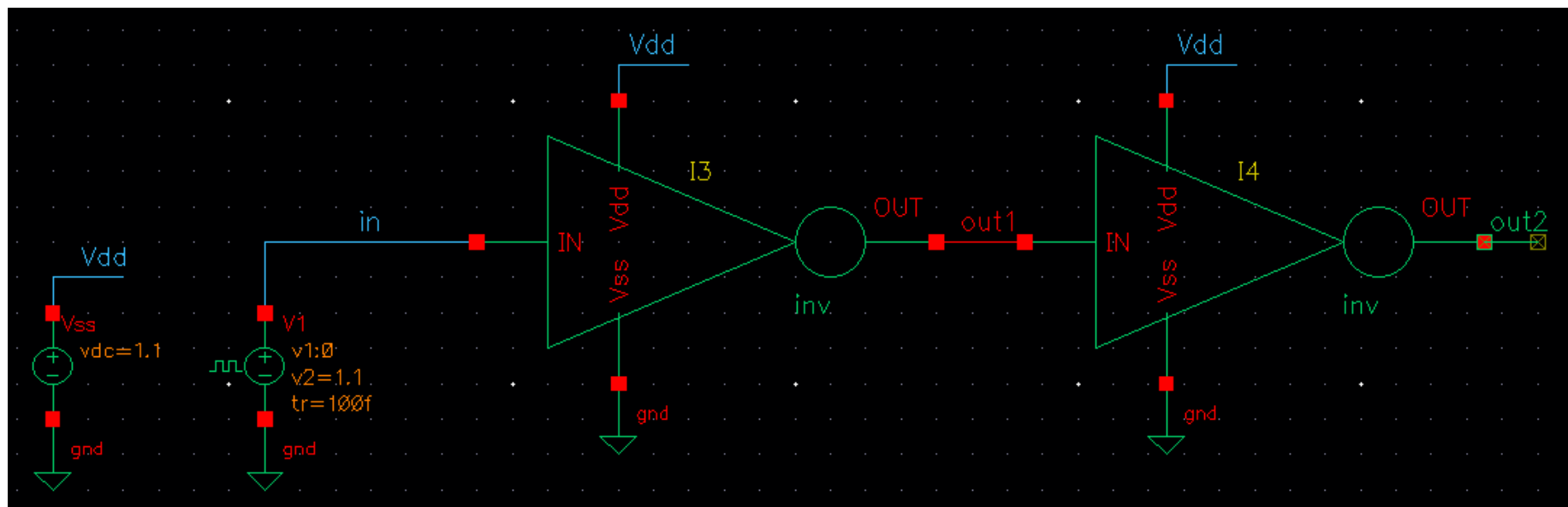


- W oknie **Library Manager** powinny być widoczne dwa widoki komórki **inv**.



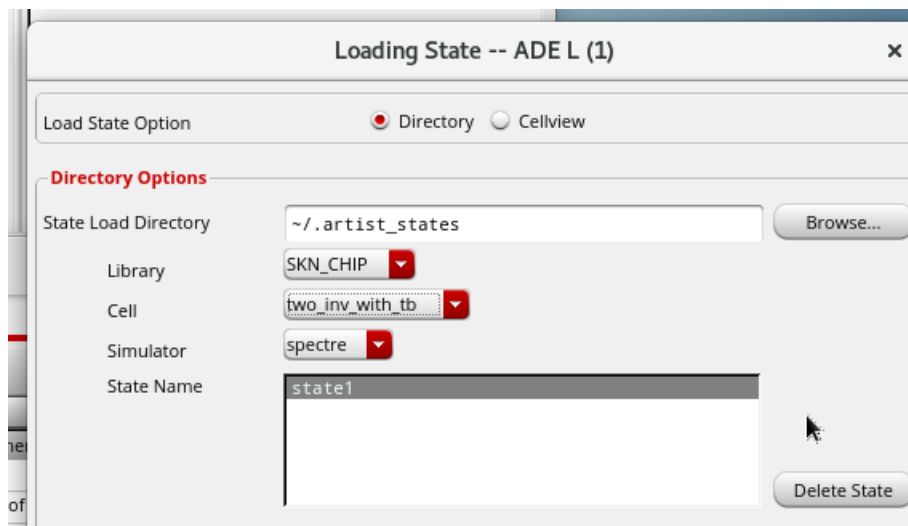
Trzecia symulacja – 2 x inwerter CMOS z użyciem testbench'a c.d.

- Tworzymy nowy schemat (o nazwie *two_inv_tb*) zawierający 2 inwertery oraz zasilanie i sygnał wejściowy jak na poniższym rysunku.



Trzecia symulacja – 2 x inwerter CMOS z użyciem testbench'a c.d.

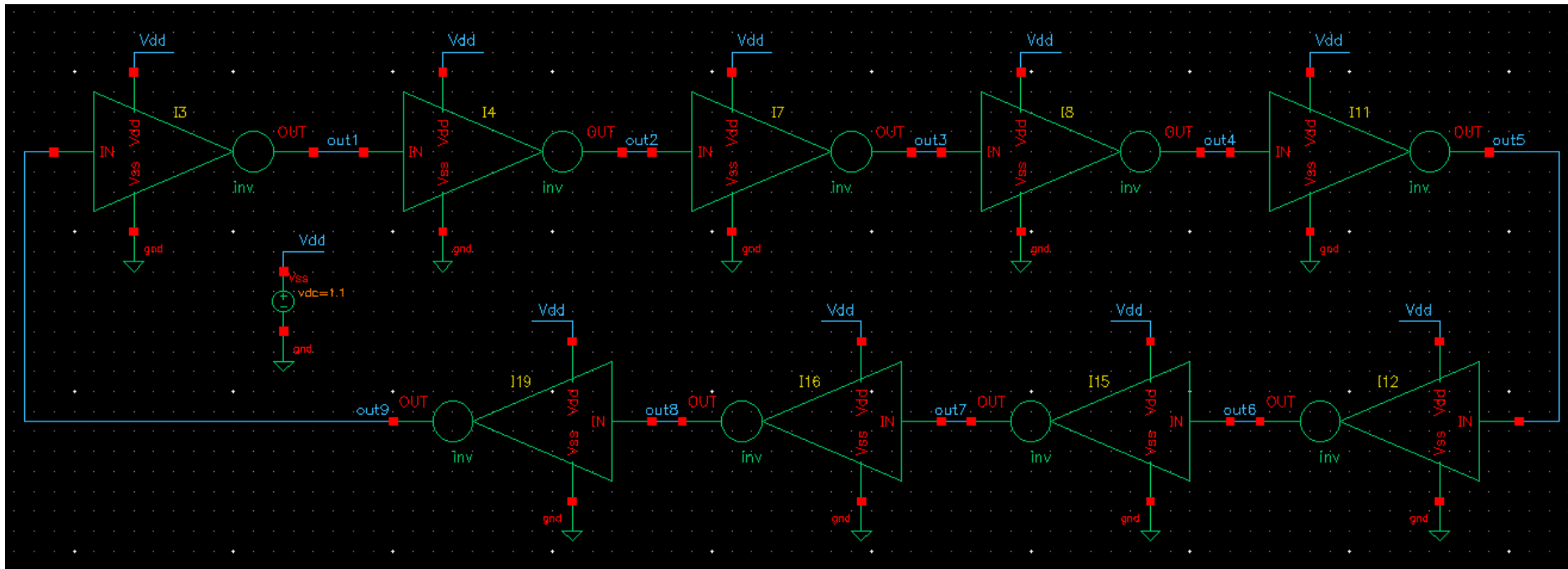
- **ADE L** (menu: **Launch** -> **ADE L**) a następnie wczytujemy zapisaną sesję poprzedniej symulacji (w oknie **ADE L** menu: **Session** -> **Load State**). W oknie zmieniamy pole **Cell** na poprzednią symulację i klikamy **OK**.



- Modyfikujemy ustawienia, jeśli są potrzebne zmiany, i uruchamiamy symulator. Symulacje powinny dać identyczne rezultaty jak poprzednio, jednak teraz mamy oddzielony projektowany układ os środowiska symulacyjnego i w kolejnym kroku możemy przejść do projektu topografii inwertera.

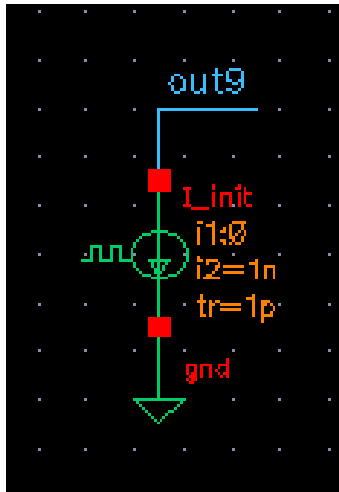
Czwarta symulacja – oscylator pierścieniowy

- Tworzymy nowy schemat (o nazwie *ring_osc_tb*) zawierający 9 inwerterów oraz zasilanie i sygnał pobudzający. Wykonujemy symulację czasową i obserwujemy sygnał na kilku węzłach łączących inwertery. Co zaobserwowaliśmy, czy doszło do wzbudzenia drgań?



Czwarta symulacja – oscylator pierścieniowy c.d.

- Aby doszło do wzbudzenia drgań często niezbędne jest dodanie zakłócenia wstępnego. Obok przedstawiono jak można to zrobić.



Property	Value	Display
Library Name	analogLib	off
Cell Name	analogLib	off
View Name	symbol	off
Instance Name	I_init	off

Add Delete Modify

User Property	Master Value	Local Value	Display
Ivignore	TRUE		off

CDF Parameter	Value	Display
Frequency name for 1/period		off
Noise file name		off
Number of noise/freq pairs	0	off
DC current		off
AC magnitude		off
AC phase		off
XF magnitude		off
PAC magnitude		off
PAC phase		off
Multiplier		off
Current 1	0 A	off
Current 2	1n A	off
Period	1 s	off
Delay time	1n s	off
Rise time	1p s	off
Fall time	1p s	off
Pulse width	10p s	off

Czwarta symulacja – oscylator pierścieniowy c.d.

Virtuoso (R) Visualization & Analysis XL

— □ ×

File Edit View Graph Axis Trace Marker Measurements Tools Window Browser Help

cadence

SKN_CHIP ring_osc_tb schematic

Wed May 24 12:44:41

Transient Response

Name Vis

- /out1
- /out2
- /out9
- /I_init/MINUS
- /I_init/PLUS

