

Zadanie dodatkowe do części Verilog i VHDL zwalniające z kolokwium pod warunkiem wykonania zadania przed datą kolokwium

Stoper z wyświetlaniem wyniku pomiaru na multipleksowanym wyświetlaczu LED

Należy zaprojektować układ stopera zliczającego czas i wyświetlającego wyniki pomiaru na wyświetlaczu LED. W zadaniu należy wykorzystać blok sterownika wyświetlacza wykonany w ćwiczeniu 6 lub 9. Stoper powinien pokazywać wynik w postaci **sekundy(2cyfry).setne_części_sekundy(2cyfry)**. Wejście **start_stop_zero_ni** powinno cyklicznie przełączać tryb pracy na start zliczania (stan FSM (ang. Finite State Machine - maszyna stanów o skończonej liczbie tych stanów) nazwany **start**), zatrzymanie zliczania (stan FSM nazwany **stop**) i zerowanie wyniku (stan FSM nazwany **zero**) (także synchroniczne!). Dodatkowo wejście **rst_ni** powinno być asynchronicznym resetem. Punkt dziesiętny ma mrugać z częstotliwością 5Hz w czasie zliczania czasu, świecić światłem ciągłym w czasie stop i być wyłączony w czasie stanu zero. Uwaga: należy zaprojektować blok eliminacji drgań zestyków na wejściu **start_stop_zero_ni**, w przeciwnym wypadku wciśnięcie przycisku może powodować wielokrotne przejścia stanu stopera.

Przypisane wyprowadzeń I/O na płytce MAXIMATOR (układ FPGA: **10M08DAF256C8GES**) wraz z płytką rozszerzeniową MAXimator Expander:

```
# Reset (low level active):
set_location_assignment PIN_R15 -to rst_ni      # pressed LOW, RED RST button
# Buttons (pressed low, default high):
set_location_assignment PIN_B15 -to start_stop_zero_ni  # pressed LOW, black R button
#10MHz clock signal
set_location_assignment PIN_L3 -to clk_i        # 10MHz clock_gen
# 7-seg LED segments (high level active)
set_location_assignment PIN_L16 -to segs_o[0]    # A
set_location_assignment PIN_J15 -to segs_o[1]    # B
set_location_assignment PIN_J16 -to segs_o[2]    # C
set_location_assignment PIN_H15 -to segs_o[3]    # D
set_location_assignment PIN_H16 -to segs_o[4]    # E
set_location_assignment PIN_G15 -to segs_o[5]    # F
set_location_assignment PIN_G16 -to segs_o[6]    # G
set_location_assignment PIN_F16 -to segs_o[7]    # DP
# 7-seg displays anodes (high level active)
set_location_assignment PIN_E15 -to anodes_o[0]  # right display
set_location_assignment PIN_E16 -to anodes_o[1]  #
set_location_assignment PIN_D15 -to anodes_o[2]  #
set_location_assignment PIN_D16 -to anodes_o[3]  #
```

W ramach zadania należy wykonać symulację funkcjonalną przy użyciu bloku *Testbench* oraz zaprogramować płytkę testową MAXIMATOR i praktycznie sprawdzić działanie układu.

Dodatek:

W przypadku wykonywania dodatkowego zadania zarówno w części Verilog jak i VHDL drugi z układów musi być wzbogacony o powielenie wyświetlania punktu dziesiętnego na diodach programowalnych LED typu WS2812B (link do noty

katalogowej: <http://www.ue.eti.pg.gda.pl/~bpa/jmis/WS2812B.pdf>). W tym celu należy zaprojektować i osadzić dodatkowy blok realizujący tę funkcjonalność a diody programowalne powinny działać następująco:

- stan nazwany **start**: obie diody mrugają z częstotliwością 5Hz w kolorze zielonym,
- stan nazwany **stop**: obie diody świecą na czerwono,
- stan nazwany **zero**: obie diody świecą na niebiesko.

Dodatkowa linia przypisania wyprowadzenia diod programowalnych:

```
set_location_assignment PIN_C15 -to rgb_leds_o #
```