

## **Projekt do przedmiotu „Projektowanie Układów ASIC” Studia dwustopniowe inżynierskie**

**Termin prezentacji projektu w semestrze zimowym 2019/2020:**

- 27/11/2019 godzina 14.15, sala EA 308

### **1. Organizacja zajęć.**

W ramach zajęć należy wykonać projekt rdzenia cyfrowego układu scalonego ASIC lub rdzenia wraz z komórkami I/O. Dopuszcza się prace samodzielne lub wykonywane przez dwuosobowe grupy. Projekt powinien być wykonany wg poniższego planu:

- a) Wykonanie lub przystosowanie istniejącego opisu HDL oraz wykonanie symulacji funkcjonalnej realizowanego projektu.
- b) Wykonanie syntezy logicznej oraz symulacji funkcjonalnej po syntezie.
- c) Przeprowadzenie implementacji.
- d) Wykonanie optymalizacji czasowych, testowanie zużycia energii, analiza przesłuchów.
- e) Podsumowanie i wnioski końcowe.

Projekt należy wykonać w technologii CMOS UMC 130nm z wykorzystaniem bibliotek dostępnych w Katedrze Systemów Mikroelektronicznych. Zachęca się do samodzielnego zaproponowania tematu projektu. Jeśli dana grupa nie skorzysta z tej możliwości, prowadzący zajęcia przydzielą zadanie wg własnego uznania. Przykładowe tematy zadań projektowych są podane w punkcie 4 niniejszego opracowania.

Na ostatnich zajęciach każda grupa wygłasza krótkie, sprawozdanie z osiągniętych wyników prac. W czasie prezentacji będzie dostępny do dyspozycji rzutnik komputerowy.

**UWAGA: Ww. prezentacja powinna zawierać na kolejnych slajdach:**

1. imiona i nazwiska projektantów, tytuł projektu i wymagania projektowe,
2. najważniejsze informacje dotyczące zaproponowanego rozwiązania projektu,
3. przykładowe symulacje,
4. rysunek topografii,
5. wyniki analizy czasowej, analizy poboru mocy oraz statystyki dotycząca wielkości zaprojektowanego układu,
6. podsumowanie.

**CZAS PREZENTACJI 5MIN, BEZ MOŻLIWOŚCI  
PRZEDŁUŻENIA!!!**

### **2. Kryterium wystawienia oceny.**

Ocenę końcową stanowi średnia uzyskana z oddanego sprawozdania oraz oceny uzyskanej z prezentacji.

### **3. Literatura:**

- 1) B. Pankiewicz, materiały pomocnicze do przedmiotu „Projektowanie Układów ASIC”, Gdańsk 2010.
- 2) „Boundary-Scan Tutorial”, ASSET Inter Tech 2000, [www.asset-intertech.com](http://www.asset-intertech.com).
- 3) C. Wai-Kai (editor), „The VLSI Handbook”, Taylor & Francis Group, 2006.
- 4) Dokumentacja systemu projektowania układów scalonych CADENCE – dostępna w Katedrze Systemów Mikroelektronicznych.

#### **4. Przykładowe projekty:**

Poniżej przedstawiono tylko zarysy zadań projektowych. Zadania przydzielone przez prowadzącego zajęcia będą zawierały bardziej szczegółowe specyfikacje zawierające dodatkowo szereg wymaganych parametrów takich jak np. szybkość zegara, przepustowość, maksymalny pobór mocy, i.t.p.

**Projekt 1:** Należy zaprojektować odpowiednik procesora PICOBLAZE firmy Xilinx.

**Projekt 2:** Należy zaprojektować sprzętowy szyfrator AES.

**Projekt 3:** Należy zaprojektować deszyfrator AES.

**Projekt 4:** Należy zaprojektować cyfrowy filtr FIR.

**Projekt 5:** Należy zaprojektować cyfrowy filtr IIR.